



APIX[®] 3

SerDes-Flaggschiff in der APIX-Flotte erreicht 12 GBit/s

Mit APIX3 lassen sich Infotainment-Architekturen mit 8K Auflösung und 10 Bit RGB-Farbtiefe sowie Videoübertragung über den VESA DisplayPort realisieren.

Seite 18

FIR- und IIR-Filter beschleunigen

Signalprozessoren entlasten nicht nur die Impulse-Response-Verarbeitung

Seite 32

Embedded-Systeme und KI-Modelle

Adaptive Rechenplattform ACAP ermöglicht eine flexible Beschleunigung von KI-Anwendungen.

Seite 36

PCB-Design mit Augmented Reality

Bisher einzigartig ist AR für das Leiterplatten-Design. Es funktioniert ohne Datenbrille – weltweit.

Seite 46

Über
10 Millionen
Produkte online
DIGIKEY.DE



TITELTHEMA

APIX3 für Infotainment mit 8k-Auflösung und 10-Bit-RGB-Farbtiefe

Als APIX im November 2008 mit großem Vertrauensvorschuss von BMW Einzug ins Fahrzeug hielt, war die Display-Landschaft noch überschaubar. Neben dem innovativen Head-up-Display, Instrumentenkombi und Zentraldisplay gab es als Sonderausstattung noch das Rear-Seat-Entertainment, das war's dann auch schon. Mit jetzt über 150 Millionen installierter Knoten ist APIX ein De-Facto-Standard. Die Entwicklung geht weiter: nach APIX3 sind konkrete (Denk-)Arbeiten an APIX4 im Gange.

18



ELEKTRONIKSPIEGEL

6 **Zahlen, Daten, Fakten**

8 **Aktuelles**

SCHWEPUNKTE

Automotive

TITELTHEMA

18 **Das neue SerDes-Flaggschiff in der APIX-Flotte erreicht 12 GBit/s**

Mit APIX3 lassen sich Infotainment-Architekturen mit 8K Auflösung und 10 Bit RGB-Farbtiefe realisieren. Die Transmitterbausteine ermöglichen auch Videoübertragung über die VESA-DisplayPort-Schnittstelle.

Medizinelektronik

24 **Telehealth-Anwendungen und worauf beim Design zu achten ist**

Tragbare medizinische Geräte müssen nicht nur zuverlässig funktionieren. Entscheidend ist die drahtlose Kommunikation. Worauf es beim Design solcher Anwendungen ankommt, zeigt der Artikel.

Embedded Computing

30 **Roboter werden dem Menschen immer ähnlicher**
Roboter werden immer mobiler und geschickter und können so verschiedene Objekte mit größerer Kontrolle handhaben. Je weiter sie sich entwickeln, desto mehr werden sie für uns Menschen tun können.

32 **Digitale Signalprozessoren für die Impulse-Response-Verarbeitung einsetzen**
Finite und Infinite IR-Filter benötigen viele Rechen-Ressourcen. Mit On-Chip-FIR- und IIR-Hardware-Beschleunigern auf digitalen Signalprozessoren lassen sich die Hauptprozessoren gezielt entlasten.

36 **Energieeffiziente, flexible KI-Beschleunigung**
Anwendungen der Künstlichen Intelligenz entwickeln sich rasant und dringen in immer mehr Bereiche vor. Adaptive Rechenplattformen ermöglichen eine flexible und energieeffiziente KI-Beschleunigung.

38 **Einzeltöne mit FPGAs erzeugen und erkennen**
In Audiosystemen erfordert das Erkennen von Tönen viel Rechenleistung. FPGAs bieten Entwicklern die nötige Flexibilität, sich gezielt an den Sweetspot zwischen Performance und Energieeffizienz heranzutasten.

Takterzeugung

42 **Warum ein falscher Widerstand die Anschwingsicherheit gefährdet**
Um die Funktion und Stabilität eines elektronischen Systems zu gewährleisten, sind ein sauberes Anschwingen des Quarzes und ein stabiles Schwingen auf der vorgegebenen Nennfrequenz unabdingbar.

44 **Trends bei Taktgebern: kleiner und frequenzstabiler**
Größe und Frequenzstabilität von Taktgebern beeinflussen Maße und Strombedarf eines Endgeräts. Vor allem die Entwicklung batteriebetriebener Produkte benötigt präzise und kompakte Frequenzgeber.



TITELSTORY

APIX3 ist das neue Flaggschiff im APIX-Ökosystem von Inova Semiconductors. Mit den Transmitterbausteinen sind ab sofort auch Videoübertragungen über die VESA-DisplayPort-Schnittstelle möglich. Damit lassen sich modernste Infotainment-Architekturen und Videoübertragung in 8K Auflösung und 10 Bit RGB Farbtiefe realisieren. Zudem

wird die Bildverschlüsselung nach dem HDCP2.3-Standard unterstützt. Mit diesem Baustein setzt Inova Semiconductors eine Erfolgsgeschichte fort, die mit der Markteinführung des Automotive Pixel Link im Jahr 2008 begann. Und die Münchner Chiphersteller denken schon über einen APIX4 mit 24 Gbit/s Übertragungsrates nach.

Das neue SerDes-Flaggschiff in der APIX-Flotte erreicht 12 GBit/s

Mit APIX3 lassen sich Infotainment-Architekturen mit 8K Auflösung und 10 Bit RGB-Farbtiefe realisieren. Die Transmitterbausteine ermöglichen auch Videoübertragung über die VESA-DisplayPort-Schnittstelle.

STEFAN HOFFMANN, FABIAN KLUGE *

Der Industriestandard VESA DisplayPort unterscheidet sich von anderen Videoschnittstellen vor allem durch seine hohe Datenrate, die Unterstützung aller gängigen Videoformate bis einschließlich 8K Auflösung und die Möglichkeit, gleichzeitig mehrere unabhängige Videos zu übertragen. Die DisplayPort-Schnittstelle ist bei leistungsfähigen SoCs, wie sie heute auch im Fahrzeug eingesetzt werden praktisch ein De-Facto-Standard. Sie ist allerdings für Consumer-Anwendungen und nicht für die Anforderungen der Autoindustrie entwickelt worden, wodurch ihr Einsatz im Fahrzeug zu großen Herausforderungen führt.

Für die Signalübertragung werden vier unabhängige, differenzielle Lanes (4x2 Adern), ein differenzieller AUX-Kanal (1x2 Adern) sowie ein Hot-Plug-Detection-Signal benötigt. Zusammen ergeben sich so mindestens elf Kabeladern, dazu kommen in der Regel noch Konfigurationssignale und Masseverbindungen, die buchstäblich „ins Gewicht fallen“. Ähnlich verhält es sich übrigens auch bei anderen Videoschnittstellen aus dem Consumer-Bereich wie etwa HDMI.

Um das Gewicht und den damit verbundenen CO₂-Ausstoß, aber auch die Kosten von mehradrigen Kabeln zu reduzieren, werden deshalb in der Automobilindustrie sogenannte SerDes-Lösungen (Serializer/Deserializer) verwendet, die alle Signale bündeln und über ein einziges Leitungspaar (2 Adern) übertragen. Eine weit verbreitete SerDes-

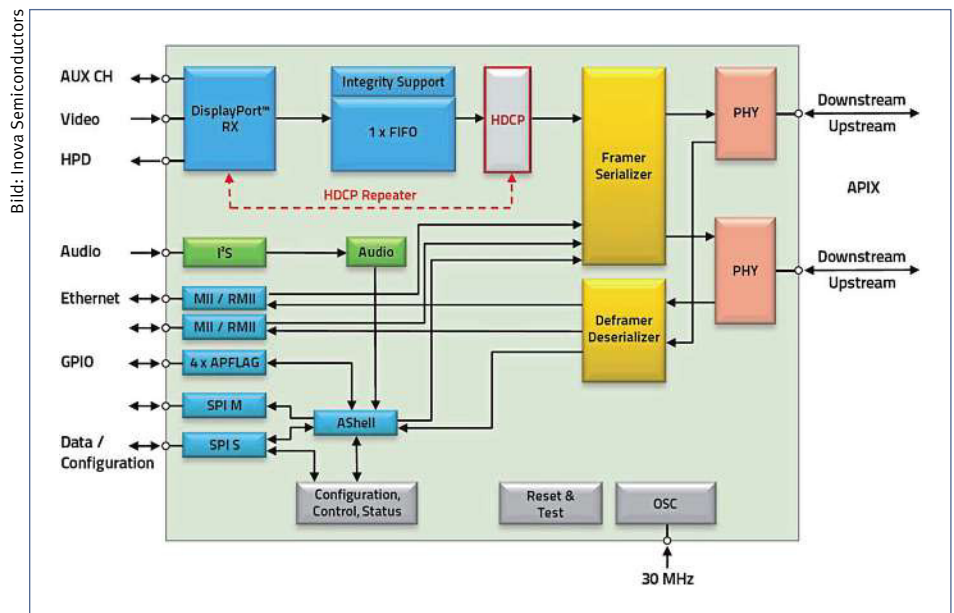


Bild 1: Das Blockdiagramm des neuesten APIX3-Transmitters INAP596TAQ mit DisplayPort-Schnittstelle und 2 x 6 Gbit/s Datenrate: ein hochintegriertes SoC mit integrierten Mikrocontrollern u.a. zur vollautomatischen Einmessung des Kabels und das HDCP2.3-Schlüsselmanagement.

Lösung ist der Automotive Pixel Link (APIX) von Inova Semiconductors. Seit 2008 im Markt gibt es hier ein breites Portfolio an Produkten, das SoC und Display verbindet und gleichzeitig die hohen Anforderungen der Automobilindustrie wie etwa Übertragungssicherheit und EMV erfüllt.

APIX3 ist die dritte Baustein-Generation und bietet eine Übertragungsrate von bis zu 6 Gbit/s je Lane (Koax- oder STP-Kabel) bzw. 12 Gbit/s über ein Q(uad)STP-Kabel. Die Transmitter INAP566/596TAQ sind die neuesten Produkte in der APIX3 Familie (Bild 1). Sie verfügen über eine DisplayPort 1.4a-Schnittstelle und ermöglichen Video-Übertragungsraten von 2,7 Gbit/s (HBR) oder 5,4 Gbit/s (HBR2). Sie unterstützen ebenfalls Display Stream Compression (DSC), einen VESA-Industriestandard zur verlustfreien

Komprimierung von Videos, so können auch hochauflösende Inhalte in 4K mit 120 fps oder in 8K mit 30 fps übertragen werden. Der INAP596TAQ unterstützt zudem den HDCP2.3 Verschlüsselungs-Standard.

Das Kommunikationsprotokoll ist integriert

Neben dem DisplayPort stehen dem Anwender auch noch I²S, MII/RMII und SPI als weitere Schnittstellen für die Kommunikation und Konfiguration zur Verfügung. Die Datenkommunikation zwischen den APIX-Bausteinen erfolgt dabei über die integrierte AShell. Hierbei handelt es sich um ein Kommunikationsprotokoll, das sich dank der eingebauten „Null-Fehler“-Mechanismen seit der ersten APIX-Generation bewährt hat. Die AShell stellt sicher, dass alle Kommuni-



* Stefan Hoffmann
... arbeitet als Manager Applikation bei Inova Semiconductors in München.



* Fabian Kluge
... ist im Bereich Applikation und Prototyping ebenfalls bei Inova Semiconductors tätig.

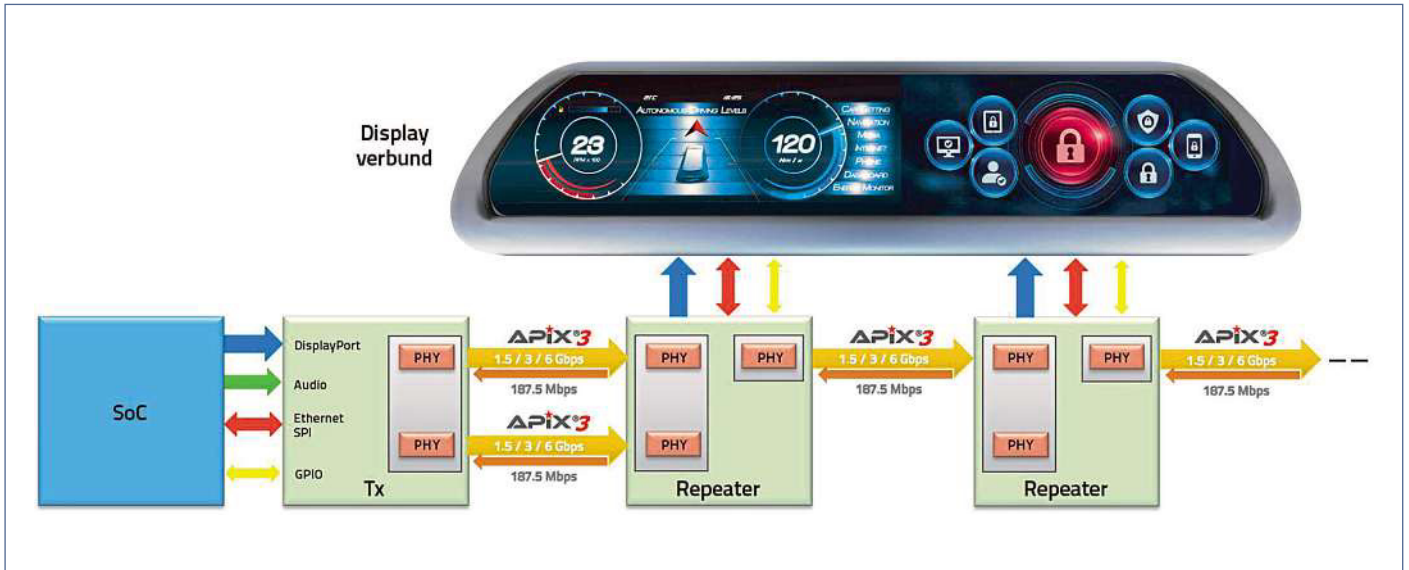


Bild 2: Mit dem APIX3-Repeater lassen sich Displays einfach kaskadieren. Vom Steuergerät führt nur noch ein Kabel zum Displayverbund, via DisplayPort und APIX3 können gleichzeitig mehrere Bildinhalte transportiert werden. Eine erhebliche Einsparung an Gewicht und Kosten.

kationsdaten fehlerfrei und integriert mit anderen Nutzdaten mit geringster Latenzzeit übertragen werden.

Die serielle Übertragung der Pixeldaten findet auf zwei vollständig unabhängigen Kanälen statt – mit kanal-eigener CDR, Fast-forward Equalization und dynamischer Samplepunkt-Regelung – die in Richtung Display eine Bandbreite von jeweils bis zu 6 Gbit/s bereitstellen. Zusätzlich bietet jeder Kanal eine Bandbreite von bis zu 187,5 Mbit/s in Rückwärtsrichtung, um eine bidirektionale, praktisch latenzfreie Kommunikation für Status-, Konfigurations- und Ethernet-Daten zu ermöglichen.

Dank Echo Cancellation erfolgt die bidirektionale Übertragung im Vollduplexverfahren. Dieses Verfahren bietet gegenüber anderen Lösungen, die die Kommunikationsrichtung umschalten, den großen Vorteil, dass keine Pufferung der seriellen Daten notwendig ist. Somit kann in beide Richtun-

gen eine gleichzeitige Echtzeitübertragung stattfinden.

Automatische Selbst- und System-Kalibration

Als eine sehr wichtige Funktion verfügt APIX3 erstmals über eine vollautomatische Selbst- und System-Kalibration, die alle internen Taktsysteme abdeckt, sowie die Samplepunkte dynamisch optimiert. Zudem werden nach jedem Reset die Leitungstreiberstufen und Filter justiert, so dass der Frequenzgang diverser Kabeltypen und -Längen kompensiert wird und diese per „plug and play“ verwendet werden können. Darüber hinaus stehen umfangreiche Diagnose- und Kompensationsmöglichkeiten zur Verfügung, um Fertigungstoleranzen, Kabelalterung und Temperatureffekte auszugleichen.

Seit der ersten APIX-Generation im Jahr 2008 setzt Inova Semiconductors konsequent auf den „Non-Return-to-Zero (NRZ)“-

Leitungscode und „Current Mode Logic (CML)“ mit differenzieller Übertragung. Dieses in der HF-Technik bewährte Verfahren zeichnet sich durch niedrige Abstrahlungen bei gleichzeitig hoher Robustheit gegenüber Einstrahlung aus.

Die Übertragung erfolgt im APIX-System mit einem konstanten seriellen Bit-Takt, der unabhängig vom Pixel-Takt der zu übertragenden Videos ist. Hinsichtlich Abstrahlung und Störfestigkeit kann daher das gesamte System auf diese Frequenz optimiert werden. Selbst bei der Übertragung verschiedener Videoformate bleibt das EMV-Verhalten damit nahezu unverändert.

12 Gbit/s Bandbreite im Downstream

Das APIX3-Übertragungssystem bietet verschiedene Betriebsmodi und Anschlussmöglichkeiten zwischen Sender und Empfänger. In einem „Single Lane Mode“ wird der Sender über ein Shielded-Twisted-Pair (STP) oder Koaxial-Kabel mit dem Empfängerbaustein verbunden.

Im „Dual Lane Mode“ werden beide Lanes angeschlossen. Für diesen Anwendungsfall können neben den genannten Kabeltypen auch Quad-Shielded-Twisted-Pair-Kabel (QSTP) verwendet werden. Dieser Modus stellt bis zu 12 Gbit/s Bandbreite für die Downstream-Übertragung bereit.

Ein Schlüsselmerkmal der DisplayPort-Schnittstelle ist wie bereits erwähnt die Möglichkeit, mehrere Videostreams unabhängig voneinander übertragen zu können.

Vor dem Hintergrund der Entwicklung neuer Empfängerbausteine, etwa der gerade

Bild 3:

Für eine hohe Signalintegrität und Störfestigkeit ist die Qualität der Transmission-Line auf dem Bord von entscheidender Bedeutung. Mit einer umfangreichen 3D-Simulation, die Inova als Service anbietet, lassen sich potenzielle Schwachstellen im Bordlayout aufzeigen und einfach korrigieren ohne das Board zuerst fertigen zu müssen.

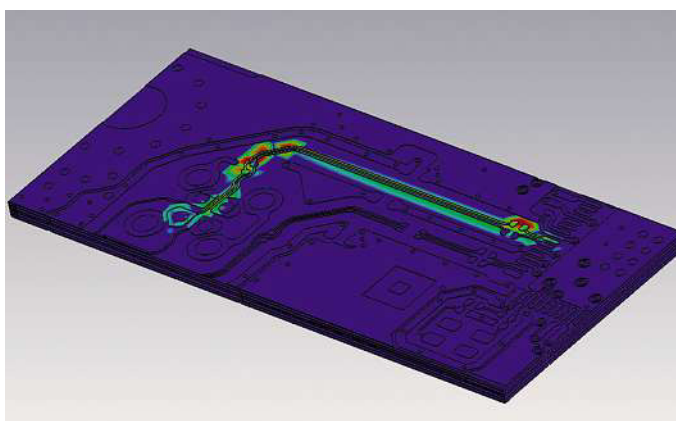


Bild: Inova Semiconductors

angekündigten „Indigo 4“-Familie von Socionext, ergeben sich hier völlig neue Möglichkeiten für künftige Infotainment Architekturen. Die Smart-Display-Controller SC172x von Socionext werden erstmals eine Repeater-Funktion bereitstellen, wodurch

mehrere Controller kaskadiert und Displays „in Reihe geschaltet“ werden können (Bild 2). Von der Head Unit führt hier nur noch ein einziges Kabel zum Displayverbund – statt wie bisher 4 bis 6 Kabel bei üblichen Sternarchitekturen. Erste Muster der SC172x-Bau-

DIE GESCHICHTE VON APIX

Bild: 2021 by Timo Bietbaum



Rober Kraus,
CEO Inova Semiconductors:
„Wir denken heute schon konkret über APIX4 nach, mit dann nativen 24 Gbit/s Übertragungsrates.“

Anzahl der Displays ist Käufern oft wichtiger als die Anzahl der Zylinder

Als APIX im November 2008 mit großem Vertrauensvorschuss von BMW Einzug ins Fahrzeug hielt – beim Head-Up-Display des neuen 7er – war die Displaylandschaft noch recht überschaubar. Neben dem innovativen Head-up-Display, Instrumentenkombi und Zentraldisplay gab es als Sonderausstattung noch das Rear-Seat-Entertainment, das war's dann auch schon. Und die 1 Gbit/s Datenrate von APIX schien fürs Auto üppig bemessen und für lange Zeit ausreichend. Für die Ansteuerung des Head-up-Displays wurden gerade mal 250 Mbit/s gebraucht.

Vier Jahre später – APIX2 mit 3 Gbit/s hatte gerade SOP – sprachen die vier großen deutschen OEMs über die Anforderungen künftiger High-Speed-Netzwerke und legten in einem Positionspapier vom Mai 2012 fest, dass für SOPs ab 2018 eine Datenrate von bis zu 5 Gbit/s für Display-Links ausreichend sei. Aber nur ein Jahr später, wir waren gerade mitten in der Konzeption von APIX3, gab es bereits erste Gerüchte, dass zwei Premium OEMs künftig Full-HD-Displays im Auto einsetzen wollen. Worauf wir unser ursprüngliches Konzept – eher eine Evolution von APIX2 – wieder verworfen haben und bei APIX3 noch einmal komplett

von vorne begannen: mit einem Bruch des bisherigen Übertragungskonzepts, neuem Technologieknoten, neuem Gehäuse und neuem ATE-Testkonzept. Dass sich Infotainment im Fahrzeug dann allerdings so rasant entwickelt und für die Käufer heute die Größe und Anzahl der Displays oft wichtiger sind als die Anzahl der Zylinder, konnte niemand ahnen; Bei den neuen Architekturen ab 2025/26, wo wir mit dem im nebenstehende Beitrag beschriebenen APIX3 gerade unsere Design-ins machen, sprechen wir von bis zu sechs Displays an einem Steuergerät alleine für das Armaturenbrett. Und längst nicht mehr „nur“ in Full-HD, sondern mit 4k Auflösung, es ist auch schon von 8k-Displays die Rede – wohlgermerkt für den Einsatz im Auto. APIX wird heute von 10 OEMs in 60 Modellen eingesetzt, mit APIX3 jetzt immer mehr auch von chinesischen Herstellern. Dank unseres im Beitrag beschriebenen Ökosystem-Konzepts, hat sich APIX in den letzten 13 Jahren mit jetzt über 150 Millionen installierter Knoten als ein De-Facto-Standard im Markt etabliert. Und die Entwicklung geht weiter: nach APIX, APIX2 und APIX3 denken wir heute schon konkret über APIX4 nach – mit dann nativen 24 Gbit/s Übertragungsrates.

ept präsentiert:

Zero8

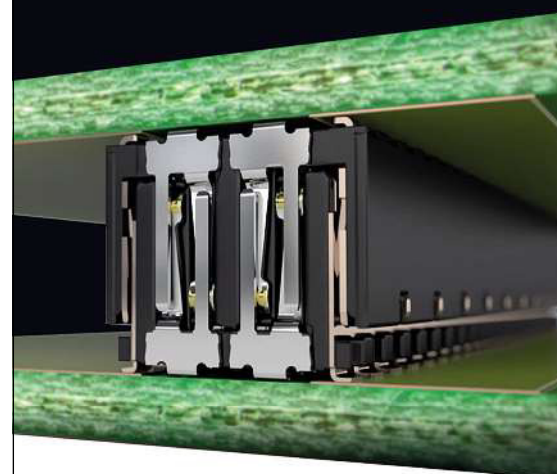
Leiterplattensteckverbinder mit höchster Skalierbarkeit!



SUPERKRAFT KONTAKTSICHERHEIT

- Innovatives Scale X Kontaktsystem
- Zwei Kontaktflächen pro Pin
- Resistent gegen Schock und Vibration
- Große Überstecksicherheit
- Belastbar mit mind. 500 Steckzyklen

Profitieren Sie ab sofort von höchster Effizienz, Kontaktsicherheit, Signalschutz, Geschwindigkeit und Robustheit.



ScaleX

Für alle Fakten und Muster: www.zero8.ept.de

ept

steine werden voraussichtlich bereits im zweiten Quartal 2022 verfügbar sein.

Die neuen APIX3-Bausteine INAP566/596TAQ von Inova sind zudem – wie alle anderen APIX3-Transmitter auch – voll abwärtskompatibel zu den bestehenden Empfänger-Bausteinen der APIX2-Generation. Dadurch lassen sich alle Videoschnittstellen aus dem APIX-Portfolio miteinander kombinieren. Neben DisplayPort existieren auf Senderseite Bausteine mit HDMI- und/oder DSI- (INAP56xTAQ) sowie LVDS- oder RGB-Schnittstellen (INAP375T/TAQ). Auf Display-Seite stehen LVDS oder RGB (INAP37xR/RAQ) sowie DSI oder CSI (INAP56xRAQ) zur Verfügung.

Für die meisten Schnittstellen existieren zudem Baustein-Varianten, die HDCP-Verschlüsselung unterstützen (INAPx9x). Neben den Produkten von Inova Semiconductors können Entwickler auf der Empfängerseite auch auf die „Indigo“-Controller von Socionext zurückgreifen – seit deren Start im Jahr 2008 mittlerweile in der 4. Generation. Dieses Ökosystem ist in seiner Vielfalt, Kombinierbarkeit und Rückwärtskompatibilität in dieser Form einmalig.

Gerade die Abwärtskompatibilität bietet für den OEM eine hohe Flexibilität bei der Plattform-Entwicklung. Dadurch wird es möglich, auf der Head Unit eine neue SoC-Generation mit höherer Performance und DisplayPort-Schnittstelle einzusetzen, wäh-

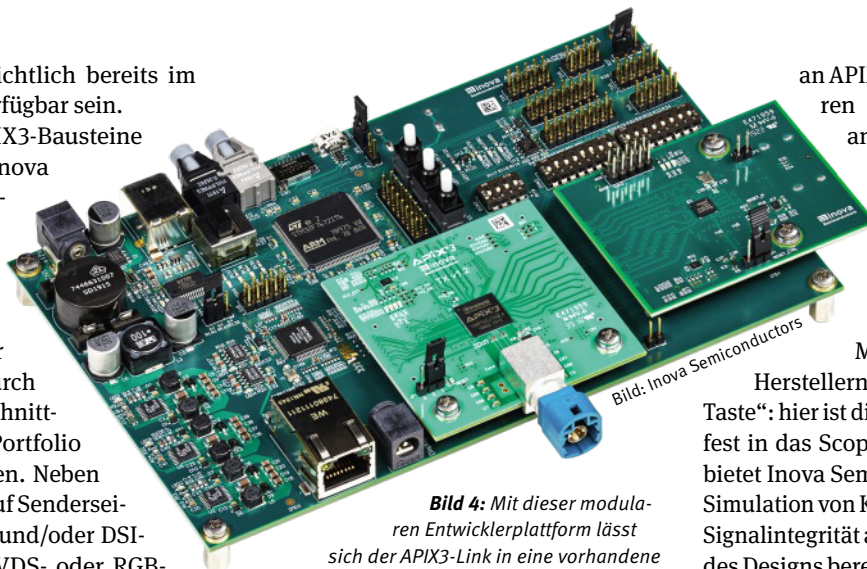


Bild 4: Mit dieser modularen Entwicklerplattform lässt sich der APIX3-Link in eine vorhandene Systemumgebung einbinden und evaluieren. Über Piggyback-Boards kann die Videoschnittstelle – etwa DisplayPort auf der Tx- und DisplayPort, DSI oder LVDS/oLDI auf der Rx-Seite – ausgewählt werden.

rend auf der Empfängerseite weiterhin eine bestehende Display-Plattform verwendet werden kann. Eine Umstellung bzw. ein Upgrade kann dann jederzeit zu einem späteren Zeitpunkt erfolgen.

APIX-Ökosystem und Compliance-Test

In den 13 Jahren, in denen APIX jetzt im Markt ist, wurden bisher über 150 Millionen APIX-Knoten auf die Straße gebracht. Dabei hat Inova Semiconductors nicht nur unzählige Designs begleitet, in dieser Zeit ist auch ein umfangreiches Ökosystem entstanden. Dieses beinhaltet neben der großen Anzahl

an APIX-Komponenten von mehreren Herstellern auch Compliance-Tests für die Baugruppe, Empfehlungen zu Kabel- und Steckersystemen, eine präzise Spezifikation der Anforderungen an den Übertragungskanal und dazu umfangreiche Messtechnik von führenden

Herstellern zum Teil schon mit „APIX-Taste“: hier ist die APIX-Spezifikation bereits fest in das Scope einprogrammiert. Zudem bietet Inova Semiconductors als Service die Simulation von Kunden-Designs hinsichtlich Signalintegrität an, um mögliche Schwächen des Designs bereits in der Vorserienentwicklung zu identifizieren und zu beheben (siehe Bild 3 auf Seite 20).

Für sämtliche APIX-Bausteine gibt es auch modulare Entwicklerboards, mit denen sich Funktionen und Schnittstellen der Bausteine umfangreich evaluieren lassen (Bild 4). Die Konfiguration der Komponenten erfolgt hier über eine komfortable Konfigurations-Software mit benutzerfreundlicher GUI Bedienoberfläche.

Mit Hilfe eines speziellen PHY-Monitor-Tools (Bild 5) lässt sich ein Augendiagramm auf der Empfängerseite im realen Gesamtsystem darstellen, um Jitter und Rauschen auf dem Signal präzise bewerten zu können. Hiermit wird die Gewährleistung der Signalintegrität erheblich erleichtert.

Auch bei der Entwicklung des DisplayPort-Empfängers wurden Erfahrungen aus der APIX-PHY-Entwicklung umgesetzt und vergleichbare Diagnose-Funktionen eingebaut. Zur nutzerfreundlichen Unterstützung wurde daher auch für den DisplayPort ein Software-Tool entwickelt, mit dessen Hilfe im laufenden Betrieb Augendiagramme aller vier Lanes erstellt werden können. Dadurch kann der Entwickler seine Baugruppe analysieren und die Wahrscheinlichkeit für das Auftreten von Übertragungsfehlern beim Empfang der DisplayPort-Daten minimieren.

Mit dem neuen Flaggschiff APIX3 setzt Inova Semiconductors eine Erfolgsgeschichte fort, die mit der Markteinführung im Jahr 2008 begann und APIX zu einem De-Facto-Standard werden ließ. Schlüssel dafür ist neben der konsequenten Weiterentwicklung der Produkte das komplette Ökosystem, das rund um APIX entstanden ist. Dies wird bei der enormen Komplexität heutiger Infotainment-Systeme für den Entwickler immer wichtiger. Weitere Infos finden Sie unter <https://inova-semiconductors.de>. // JW

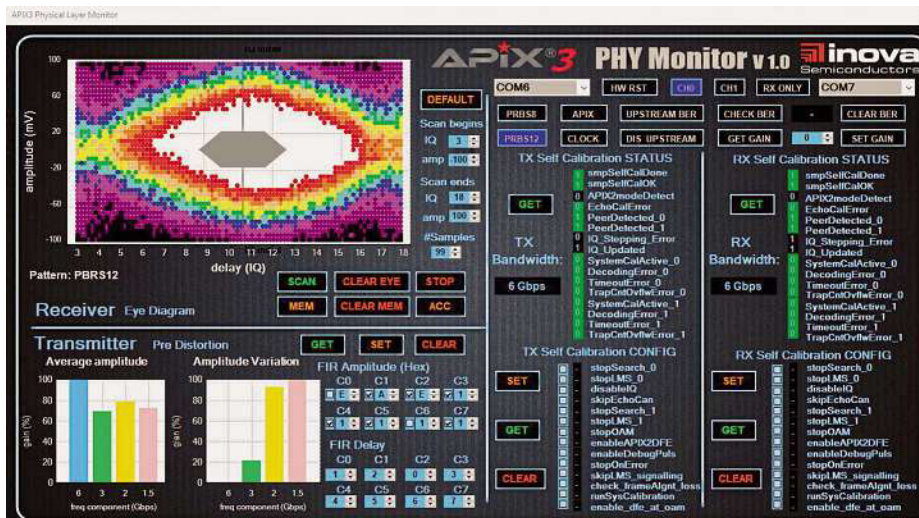


Bild: Inova Semiconductors

Bild 5: Zur abschließenden Bewertung des Übertragungssystems lässt sich mit dem PHY-Monitor die Qualität des ankommenden Signals (Jitter, Pegel) genau dort ermitteln, wo es relevant ist: nicht an einem Messpunkt auf dem Bord, sondern direkt an der HF-Eingangsstufe im Chip selbst. Möglich macht dies ein leistungsfähiger Eye-Tracer-Algorithmus.

Inova Semiconductors